

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表平11-502325

(43) 公表日 平成11年(1999) 2月23日

(51) Int.Cl.⁵

G 0 9 G 3/36

G 0 2 F 1/133

識別記号

5 0 5

F I

G 0 9 G 3/36

G 0 2 F 1/133

5 0 5

審査請求 未請求 予備審査請求 未請求(全 22 頁)

(21) 出願番号 特願平9-524924
(86) (22) 出願日 平成9年(1997) 1月9日
(85) 翻訳文提出日 平成9年(1997) 9月10日
(86) 国際出願番号 PCT/FR 97/00039
(87) 国際公開番号 WO 97/25706
(87) 国際公開日 平成9年(1997) 7月17日
(31) 優先権主張番号 96/00259
(32) 優先日 1996年1月11日
(33) 優先権主張国 フランス (FR)
(81) 指定国 EP(AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), JP, KR, US

(71) 出願人 トムソン・エルセデ
フランス国, 75800 パリ, ブルヴァール・
オスマン 173番
(72) 発明者 モリス, フランソワ
フランス国, 38210 チュリン, ルト・ド
ウ・ルナジ 20番
(72) 発明者 サンソン, エリック
フランス国, 38000 グルノーブル, リ
ュ・ドゥ・ブルゴーニュ 21番
(72) 発明者 ムレイ, ブリュノ
フランス国, 38500 ヴワロン, レ・バリ
ファルディエレ (番地なし)
(74) 代理人 弁理士 伊東 忠彦 (外1名)

最終頁に続く

(54) 【発明の名称】 画素予備充電を用いてフラットスクリーンをアドレス指定する方法、その方法を実施するドライバ及びその方法の大型スクリーンへの応用

(57) 【要約】

行及び列により構成され、行と列の交点に画素が設けられたフラットスクリーンをアドレス指定する方法において、スクリーン上に表示されるべきビデオ信号の各サンプリングの始めに、有効電圧レンジ (V) よりも高い電圧 (V_r) が時間 t_r の間に選択された画素に印加され、次に、有効電圧が時間 t_s の間にサンプリングされる。本発明は液晶ディスプレイドライバに使用される。

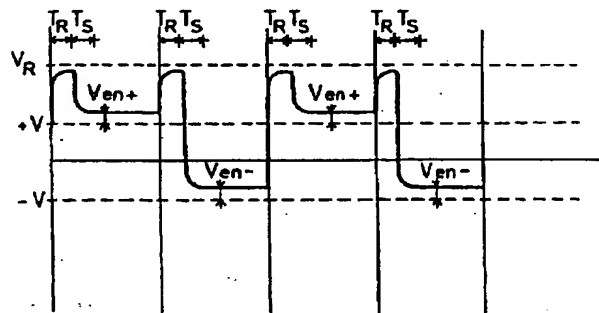


FIG. 4

【特許請求の範囲】

1. 行及び列により構成され、行と列の交点に画素があるフラットスクリーンをアドレス指定する方法であって、

上記スクリーン上に表示されるべきビデオ信号の各サンプリングの始めに、動作電圧レンジ (V) よりも高い電圧 (V_r) が時間 t_r の間に選択された画素に印加され、

次に、動作電圧が時間 t_s の間にサンプリングされることを特徴とする方法。

2. V_{en+} 及び V_{en-} が、夫々、正フレーム及び負フレームにおける残留誤差を表わすとき、予備充電電圧 (V_r) は、

$$V_{en+} = V_{en-}$$

となるように選択されることを特徴とする請求項1記載の方法。

3. 上記予備充電電圧は以下の式、

$$V_{en+} = (V_r - V_+) \exp - \frac{t_s}{\tau(V_g - V_t - V_+)}$$

及び

$$V_{en-} = (V_r - V_-) \exp - \frac{t_s}{\tau(V_g - V_t - V_-)}$$

により得られ、式中、 V_g はサンプリング中のトランジスタのゲート電圧であり、 V_t はその閾値電圧であり、

条件 $V_{en+} = V_{en-}$ は、以下の式、

$$(V_r - V_t) = (V_r - V_-) \exp - t_s \left(\frac{1}{\tau(V_g - V_t - V_-)} - \frac{1}{\tau(V_g - V_t - V_+)} \right)$$

又は

$$\tau(V_g - V_t - V_-) = R_{on}(V_g - V_t - V_-) \times C$$

及び

$$R_{on} = \frac{1}{\mu C_{ox} \frac{W}{L} (V_g - V_t - V_-)}$$

のように表わされるので、 $\tau(V)$ は、

$$\frac{Cte}{V}$$

の形式であり、従って、

$$(V_r - V_+) = (V_r - V_-) \exp - \frac{IS}{\tau(V_+ - V_-)}$$

即ち、

$$V_r = V_+ (V_+ - V_-) \frac{\exp - \frac{IS}{\tau(V_+ - V_-)}}{1 - \exp - \frac{IS}{\tau(V_+ - V_-)}}$$

と表わされることを特徴とする請求項2記載の方法。

4. シフトレジスタの出力により駆動される標本化器からなるタイプのフラットスクリーンの列ドライバ回路であって、

各標本化器は並列に設けられた3個のMISタイプトランジスタ(16, 17, 18)により構成され、

各トランジスタの第1の電極はビデオ信号(14)に接続され、

第2の電極は駆動された列(15)に接続され、第1のトランジスタのゲート(19)は上記シフトレジスタの出力の中の一つに接続され、第2及び第3のトランジスタのゲート(20, 21)は、2個のトランジスタの中の一つが奇数番目のフレームを予備充電するため活性化され、他方が偶数番目のフレームを予備充電するため活性化されるように2個のクロック信号に接続されていることを特徴とする、請求項1乃至3のうちいずれか1項記載の方法を実施するドライバ回路。

5. 上記第2及び第3のトランジスタに印加されたクロック電圧は、トランジスタが予備充電のため使用されていないとき、そのトランジスタのゲートが負電圧を受け、このゲート電圧が次に再び上昇したとき、容量性カップリングの補償が行えるように選択されることを特徴とする請求項4記載のドライバ回路。

6. 上記3個のトランジスタは同一であることを特徴とする請求項4又は5記

載のドライバ回路。

7. 上記3個のトランジスタは薄膜技術から製造されることを特徴とする請求項4乃至6のうちいずれか1項記載の回路。

8. ライン及び列を含み、ラインと列との交点に画素が設けられ、X個のラインドライバ回路が夫々Y本のラインに接続されたフラットスクリーンをアドレス指定する方法であって、

時間 t_r の間に、第1のラインドライバ回路に接続されたラインに在る画素は、動作電圧レンジ (V) よりも高い電圧 (V_r) に予備充電され、

次に、Y本のラインが順次にサンプリングされ、

上記動作が $X-1$ 個の残りのドライバ回路に対し繰り返行われ

ることを特徴とする方法。

9. ライン及び列を含み、ラインと列との交点に画素が設けられ、X個のラインドライバ回路が夫々Y本のラインに接続されたフラットスクリーンをアドレス指定する方法であって、

X個の各ラインドライバ回路の第1のラインが動作電圧レンジ (V) よりも高い電圧 V_r に予備充電され、

次に、X個のラインドライバ回路の上記ラインが順次にサンプリングされ、

上記の動作がX個の各ラインドライバ回路のY-1本の他のラインに対し繰り返行われることを特徴とする方法。

【発明の詳細な説明】

画素予備充電を用いてフラットスクリーンをアドレス指定する方法、その方法を実施するドライバ及びその方法の大型スクリーンへの応用

本発明は、画素予備充電を用いてフラットスクリーン、特に、液晶ディスプレイスクリーンをアドレス指定する方法に係る。また、本発明は、上記方法を実施するスクリーンの列ドライバ、及び、上記方法の大型スクリーンへの応用に関する。

直視型又は投影型液晶ディスプレイスクリーンは、一般的に、行（選択ライン）及び列（データライン）により構成され、トランジスタを介して上記ラインに接続された画素電極が行と列の交点に設けられている。他の周辺ドライバに接続されたデータラインを用いて、画素電極を充電し、上記電極と補助電極（又は基準電極）との間に含まれる液晶の光学特性を変化させ、これにより、スクリーン上に像を形成し得るように、上記トランジスタのゲートは選択ラインを形成し、ラインを走査し、各ラインのトランジスタをターンオンする周辺ドライバにより駆動される。

図1は、行及び列ドライバによりアドレス指定されたフラットスクリーン画素の等価回路図である。液晶を取り囲む電極及び補助電極はキャパシタ1を形成し、キャパシタ1の電荷（殆どの場合に、ビデオデータを含む）は、選択ライン4により駆動されたトランジスタ3を通る列2により伝達される。図2には、上記画素の動作の時間プロファイルが示され、同図において、 V_s は画素の行の選択ラインによりアドレス指定された信号であり、 V_c は選択された画素の行からサンプリングされたビデオ信号であり、 V_p は上記画素の中の1個の画素の有効電荷である。理論上、サンプリングパルスの終わりに、液晶の端子の両端の画素電圧 V_p は列電圧 V_c 、即ち、

$+/-V$ に一致する必要がある。

このタイプのアドレス指定に関する問題は、實際上、電圧 V_p が列の充電電圧 V_c とは異なることである。その理由は、各トランジスタが、オン状態のとき、非ゼロの抵抗 R_{on} を有するので、（図2に示される如く）画素の電荷は、時定

数が非ゼロの指数関数的特性を示すためである。上記時定数は、 C が画素キャパシタ1のキャパシタンスを表わすとき積 $R_{on} \times C$ に一致するので、非ゼロである。充電時間が経過したとき、残留収束誤差は、正フレーム（負の値）の場合に V_{en+} と一致し、或いは、負フレーム（正の値）の場合に V_{en-} と一致し、これらは、充電電圧 V_c の値 $+/-V$ とは異なる。

これにより、液晶を配光させる二乗平均電圧に $(V_{en+} - V_{en-})$ のオーダーの誤差が生じる。しかし、スクリーンの電気光学的仕様は、この誤差に対し、 90° ねじれたネマティック効果の場合に5乃至10mVのオーダーの最大値を設定する。従って、積 RC （抵抗とキャパシタンスの積）は、高品位応用と互換性のある収束レートを達成するため、典型的にアドレス指定時間よりも7乃至8倍小さくしなければならない。このため、アドレス指定可能なラインの本数及び画素の寸法の制限が避けられない。この場合、抵抗 R は減少されるべきであり、即ち、トランジスタは広げられる必要がある。チャネルの幅対長さの比が数ユニットよりも大きくなることは現実的ではない。その上、選択ラインに印加されたパルス V_s がロー状態に戻るとき（図2を参照のこと）、ラインと画素との間の寄生結合は、トランジスタの幅が所定の値を超える過大になる。

他の従来の解決法が図3に示される。この場合、画素6により構成されたスクリーン5は、行ドライバ7と、シフトレジスタにより駆動される標本化器により形成された列ドライバ8によりアドレス指定される。標本化器の負荷は、駆動された列9の分布キャパシタ

ンスに他ならない。充電時間はライン9がアドレス指定される時間の一部分を超えないということにより上記の変換の問題が悪化される場合、上記列9は非常に短い時間の間に充電される必要がある。その理由は、上記のライン時間の間に、ビデオをスクリーンのすべての列を介して順次にサンプリングする必要があるからである。このため、集積化されたドライバスクリーンの製造は、高移動度半導体、例えば、単結晶又は多結晶シリコンを用いる必要がある。

上記の欠点を解決し、シリコン内に製造された薄膜トランジスタを利用できるようにするため、特に、国際特許出願PCT/FR94/16428に、画素を

動作電圧よりも低い電圧まで予備充電（プレチャージ）することが提案されている。このタイプの電圧を用いる場合に、多数の欠点が生じる。特に、収束の問題が未解決である。

本発明は、上記の欠点を解決する新規のアドレス指定方法を提供する。

従って、本発明は、行及び列により構成され、行と列の交点に画素が設けられたフラットスクリーンをアドレス指定する方法であって、

上記スクリーン上に表示されるべきビデオ信号の各サンプリングの始めに、動作電圧レンジ（V）よりも高い電圧（V_r）が時間 t_r の間に選択された画素に印加され、

次に、動作電圧が時間 t_s の間にサンプリングされる方法である。

好ましくは、予備充電電圧（V_r）は、

$$V_{en+} = V_{en-}$$

となるように選択され、式中、V_{en+}及びV_{en-}は、夫々、正フレーム及び負フレームにおける残留誤差を表わす。この場合、予備充電電圧は以下の式：

$$V_{en+} = (V_r - V_+) \exp - \frac{I_s}{\tau(V_g - V_t - V_+)}$$

及び

$$V_{en-} = (V_r - V_-) \exp - \frac{I_s}{\tau(V_g - V_t - V_-)}$$

により得られる。式中、V_gはサンプリング中のトランジスタのゲート電圧であり、V_tはその閾値電圧である。

条件 V_{en+} = V_{en-} は、以下の式：

$$(V_r - V_t) = (V_r - V_-) \exp - I_s \left(\frac{1}{\tau(V_g - V_t - V_-)} - \frac{1}{\tau(V_g - V_t - V_+)} \right)$$

又は

$$\tau(V_g - V_t - V_-) = R_{on}(V_g - V_t - V_-) \times C$$

及び

$$R_{on} = \frac{1}{\mu C_{ox} \frac{W}{L} (V_g - V_t - V_-)}$$

のように表わされるので、 τ (V) は、

$$\frac{C_{le}}{V}$$

の形式であり、従って、

$$(V_r - V_+) = (V_r - V_-) \exp - \frac{t_s}{\tau(V_+ - V_-)}$$

即ち、

$$V_r = V_+ (V_+ - V_-) \frac{\exp - \frac{t_s}{\tau(V_+ - V_-)}}{1 - \exp - \frac{t_s}{\tau(V_+ - V_-)}}$$

と表わされる。

また、本発明は、シフトレジスタの出力により駆動される標本化器からなるタイプのフラットスクリーンの列ドライバであって、

各標本化器は並列に設けられた3個のMISタイプトランジスタにより構成され、

各トランジスタの第1の電極はビデオ信号に接続され、第2の電極は駆動された列に接続され、第1のトランジスタのゲートは上記シフトレジスタの出力の中の一つに接続され、第2及び第3のトランジスタのゲートは、2個のトランジスタの中の一つが奇数番目のフレームを予備充電するため活性化され、他方が偶数番目のフレームを予備充電するため活性化されるように2個のクロック信号に接続されていることを特徴とするドライバである。

本発明の他の特徴によれば、第2及び第3のトランジスタに印加されたクロック電圧は、トランジスタが予備充電のため使用されていないとき、そのトランジスタのゲートが負電圧を受け、この電圧がゼロに戻るとき、次の容量性カップリングの補償が行えるように選択される。

3個のトランジスタは同一であり、薄膜トランジスタTFTである方が好ましい。この解決法により、標本化器を製造するため使用されるトランジスタは大型になるので、強い容量性カップリングを補償し得るようになる。更に、同一の寸法を有する3個のトランジスタ全体に均等に歪み又は疲労を分布させることが可能であり、これにより、トランジスタの耐用期間を延ばす効果が得られる。

本発明は、更に、上記アドレス指定方法の大型スクリーンへの応用である。

従って、本発明は、ライン及び列を含み、ラインと列との交点に画素が設けられ、X個のラインドライバが夫々Y本のラインに接続されたフラットスクリーンをアドレス指定する方法であって、

時間 t_r の間に、第1のラインドライバに接続されたラインに在る画素は動作電圧レンジ(V)よりも高い電圧(V_r)に予備充電され、

次に、Y本のラインが順次にサンプリングされ、

上記動作がX-1個の残りのドライバに対し繰り返し行われることを特徴とする方法である。

また、本発明は、ライン及び列を含み、ラインと列との交点に画素が設けられ、X個のラインドライバが夫々Y本のラインに接続されたフラットスクリーンをアドレス指定する方法であって、

X個の各ラインドライバの第1のラインが動作電圧レンジ(V)よりも高い電圧 V_r に同時に予備充電され、

次に、X個のラインドライバの上記ラインが順次にサンプリングされ、

上記の動作がX個の各ラインドライバのY-1本の他のラインに対し繰り返し行われることを特徴とする方法である。

以下の添付図面を参照した説明を読むことによって、本発明はより明瞭に理解され、本発明の他の利点が明らかになる。図面において、

図1は、上記の液晶ディスプレイスクリーンの等価回路図であり、

図2は、図1に示された画素の動作のタイミングチャートを表わす図であり、

図3は、ライン及び行ドライバにより駆動されるスクリーンの公知の構造を表わす図であり、

図4は、本発明により液晶ディスプレイスクリーンをアドレス指定する方法を表わす図であり、

図5は、本発明によるアドレス指定方法を利用する公知の列ドライバの一実施例を表わす図であり、

図6は、図5の列ドライバのタイミングチャートを示す図であり、

図7は、本発明によるアドレス指定方法を利用する列ドライバの好ましい一実施例を表わす図であり、

図8は、図7の列ドライバの動作のタイミングチャートを表わす図であり、

図9は、本発明の方法を使用するライン及び列ドライバに接続された大型フラットスクリーンの一部を概略的に表わす図である。

図4に示される如く、リセット時間 t_r に亘り、動作電圧よりも高い電圧 V_r が負荷からサンプリングされ、(+Vと-Vとの間の動作電圧) が時間 t_s の間にサンプリングされる。高い電圧値から(+Vと-Vとの間にある) 動作電圧を得ることが求められるので、残留収束誤差は、常に同じ符号であり ($V_{en+} - V_{en-}$) に一致し、二乗平均電圧上の誤差を最小限に抑える。

画素トランジスタがアモルファスシリコン ($\alpha-Si$) から作られ、数ボルトの閾値電圧を有するとき、予備充電電圧 V_r が存在する。動作電圧レンジ (+V, -V) の両端に達する収束誤差 V_{en+} 及び V_{en-} は等しい ($V_{en+} = -V_{en-}$)。従って、二乗平均電圧の誤差はゼロである。この電圧 V_r は以下の式:

$$V_{en+} = (V_r - V_+) \exp - \frac{t_s}{\tau(V_g - V_t - V_+)}$$

及び

$$V_{en-} = (V_r - V_-) \exp - \frac{t_s}{\tau(V_g - V_t - V_-)}$$

を使用することにより得られる。式中、 V_g はサンプリング中のトランジスタのゲート電圧であり、 V_t はその閾値電圧である。

条件 $V_{en+} = V_{en-}$ は、以下の式:

$$(V_r - V_t) = (V_r - V_-) \exp - IS \left(\frac{1}{\tau(V_g - V_t - V_-)} - \frac{1}{\tau(V_g - V_t - V_+)} \right)$$

又は

$$\tau (V_g - V_t - V_-) = Ron(V_g - V_t - V_-) \times C$$

及び

$$Ron = \frac{1}{\mu Cox \frac{W}{L} (V_g - V_t - V_-)}$$

のように表わされるので、 τ (V) は、

$$\frac{Cte}{V}$$

の形式であり、従って、

$$(V_r - V_+) = (V_r - V_-) \exp - \frac{IS}{\tau(V_+ - V_-)}$$

即ち、

$$V_r = V_+ + (V_+ - V_-) \frac{\exp - \frac{IS}{\tau(V_+ - V_-)}}{1 - \exp - \frac{IS}{\tau(V_+ - V_-)}}$$

と表わされる。

図5は、本発明による方法の実施を可能にさせるスクリーンの列ドライバの一実施例を表わす図である。このドライバは、アモルファスシリコンから製造されたトランジスタにより形成される。ドライバ11は、好ましくは、多重化周波数を同程度に低下させるため並列に動作する複数のビデオ入力からなる。図5における意図的に簡単に示された例において、列ドライバは5個のビデオ入力DB1乃至DB5と、6個のデマルチプレクシング信号入力DW1乃至DW6とを有し、30本の列12を充電することが可能である。各列12は単一のトランジスタ13により駆動され、このトランジスタ13は、時間 t_r の間に電圧 V_r に達するための予備充電と、適当なビデオ電圧値への収束とのため使用される。

図6には、本発明の方法に従って使用された図5のスクリーンの動作のタイミングチャートが示される。時間 t_r に亘り、動作電圧よりも高い電圧 V_r が信号 DW1 乃至 DW6 を介してすべての列に印加される。入力 DW1 乃至 DW6 は、各信号 DB1 乃至 DB5 に対し、DW1 乃至 DW6 によって表わされるように順次に選択され、動作電圧が時間 t_s に亘りサンプリングされる。

図7は、本発明を利用する列ドライバの好ましい一実施例を表わす図である。この場合、各標本化器は、好ましくは同一であり並列に設けられた3個のトランジスタ16、17及び18により構成される。図7に明瞭に示される如く、3個のトランジスタ16、17及び18の第1の電極、即ち、ドレインは入力ビデオ信号14を受け、一方、第2の電極、即ち、ソースは駆動されるべき列15を充電する。更に、トランジスタ16のゲートは、シフトレジスタの出力に接続され、デマルチプレクシング信号19を受け、一方、他の2個のトランジスタ17及び18のゲート20及び21は、以下に詳述される2個のクロックに接続されている。3個のトランジスタを用いることにより、単一の大型トランジスタを用いて強い容量性

カップリングを補償し、すべてのトランジスタに歪みを分布させることが可能になり、トランジスタの耐用期間が延びる。

図8は、図7に示されたタイプのラインドライバのタイミングチャートである。ここで与えられた数値は一例に過ぎない。トランジスタ17及び18に印加されたクロック信号は、1個のトランジスタが奇数番目のラインを予備充電すると共に、他のトランジスタが偶数番目のラインを予備充電するような信号である。その上、1個のトランジスタ、例えば、トランジスタ17のゲート20が時間 t_r に亘り予備充電パルスを受けるとき、別のトランジスタ18のゲート21は、ライン時間の終わりまでに、例えば、 -22 V の負のパルスを受けるので、制御電極21上の正のパルスを用いて、ライン時間の終わりに収束トランジスタのカップリングを補償し得る。トランジスタ16のゲートは、収束を行うべく間隔 t_s のパルスを受ける。予備充電は、収束 ($0.9\text{ }\mu\text{s}$) の約2倍の時間 ($2\text{ }\mu\text{s}$) を要するので、3個のトランジスタの動作のデューティ比は等しく、これによ

り、歪みを均等に分配する。

非常に多数のライン又は非常に多数の基本画素を有するスクリーンの場合に、トランジスタは、過剰に強い結合キャパシタンスが現れないように設計するには不十分である。基本的な図は、図1に示されたタイプのものである。上記トランジスタが非常に小さいため画素の正確な充電が通例的に行えない、若しくは、ラインの本数が非常に多いため、充電のために非常に僅かな時間しか利用できないかかるスクリーンの動作を改良するため、図4に示されたタイプの予備充電を伴う動作システムを使用してもよい。

この場合、動作はラインパケットによって行われる方が好ましい。かくして、列ドライバが図5のドライバと同じであるスクリーンに関係し、5本ずつのラインが5個のラインパケットに対しラインレジスタ R_1 、 R_2 、 $R_3 \dots$ により駆動される各グループに分けられた図9に示される如く、ライン L_1 乃至 L_5 は最初に同時に予

備充電され、次に、同じライン L_1 乃至 L_5 が順次にサンプリングされる。ライン L_6 乃至 L_{10} が次に同時に予備充電され、以下同様である。この動作モードは、(5本のラインを同時に駆動する)通常のドライバとは互換性がない。従って、特別の電子部品が必要である。

例えば、スクリーンが、600本のラインに対し R_1 、 R_2 、 R_3 、 \dots のような5個のラインドライバを使用するならば、5個のドライバを同時に充電することが可能である。屢々、本発明の出力イネーブル機能は、例えば、図9の実施例において、5個の回路 R_1 、 R_2 、 \dots により駆動される最初の5本のライン L_1 、 L_6 、 L_{11} 、 \dots のような5本のラインの同時的な予備充電を順次に制御し、次に、5本のラインを順次にアドレス指定するため使用される。しかし、このタイプの解決法には、ビデオ画像を格納し、それによって再生するフレームメモリが必要である。

いずれの場合でも、予備充電は、動作電圧 V_+/V_- よりも高い電圧 V_r を用いて行われる。

本発明は、特に、薄膜トランジスタのアクティブマトリックス (AMLCD)

により駆動されるフラット液晶ディスプレイスクリーンに適用され、一般的に、
相対精度が絶対精度よりも重要である標本化器を必要とするあらゆる応用に適用
される。

【図1】

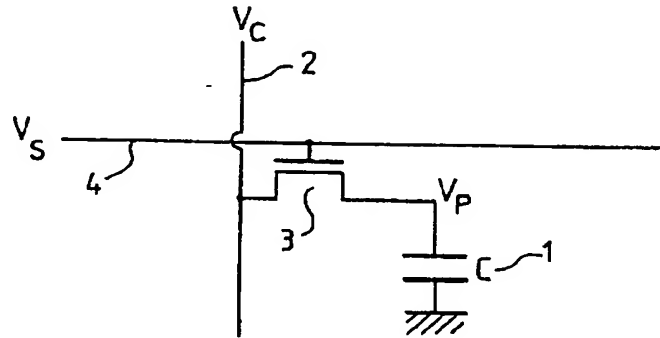


FIG.1

従来技術

【図 2】

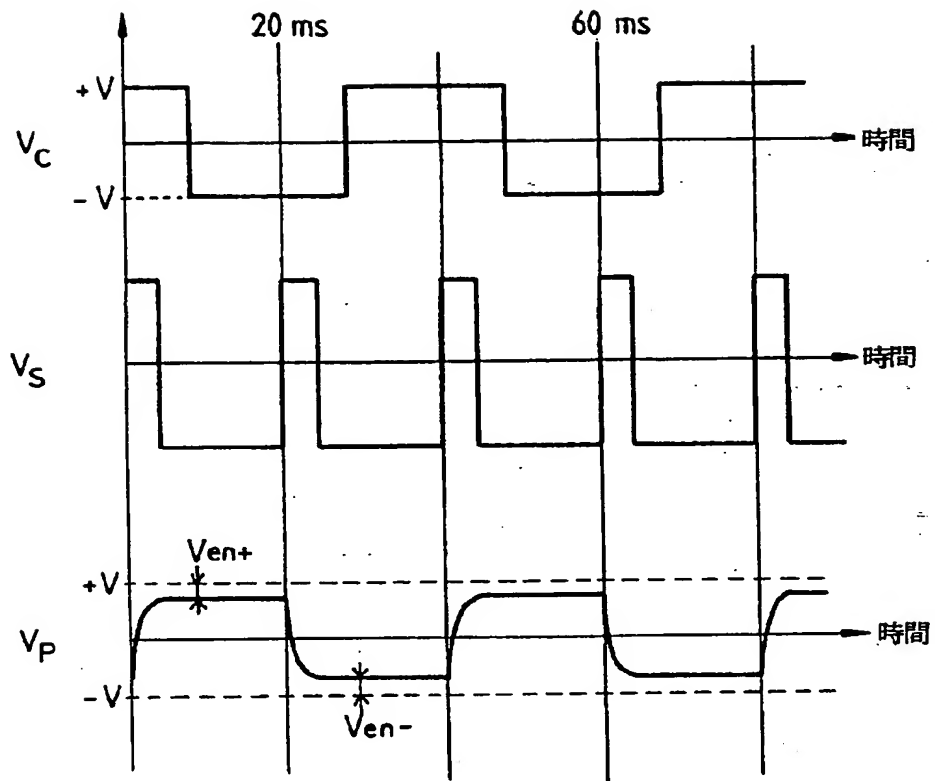


FIG.2

従来技術

The diagram illustrates a 2T1D1C1 architecture for a 1T1C1 array. It features a grid of access transistors (9) and data storage elements (6). The access transistors are controlled by a word line (8) and a bit line (7). The data storage elements are connected to the word line (8) and the bit line (7). The input voltage V_{in} is applied to the word line (8). The output is taken from the bit line (7). The diagram shows a 2x2 grid of data storage elements (6) connected to a word line (8) and a bit line (7). The access transistors (9) are connected to the word line (8) and the data storage elements (6). The input voltage V_{in} is applied to the word line (8). The output is taken from the bit line (7). The diagram is labeled with 5, 6, 7, 8, 9, and 10.

FIG. 4

【图5】

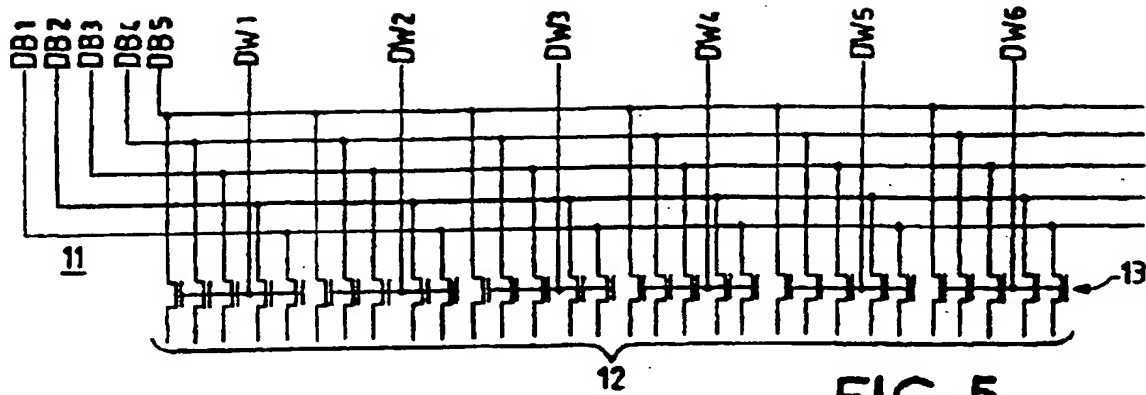


FIG. 5

【图6】

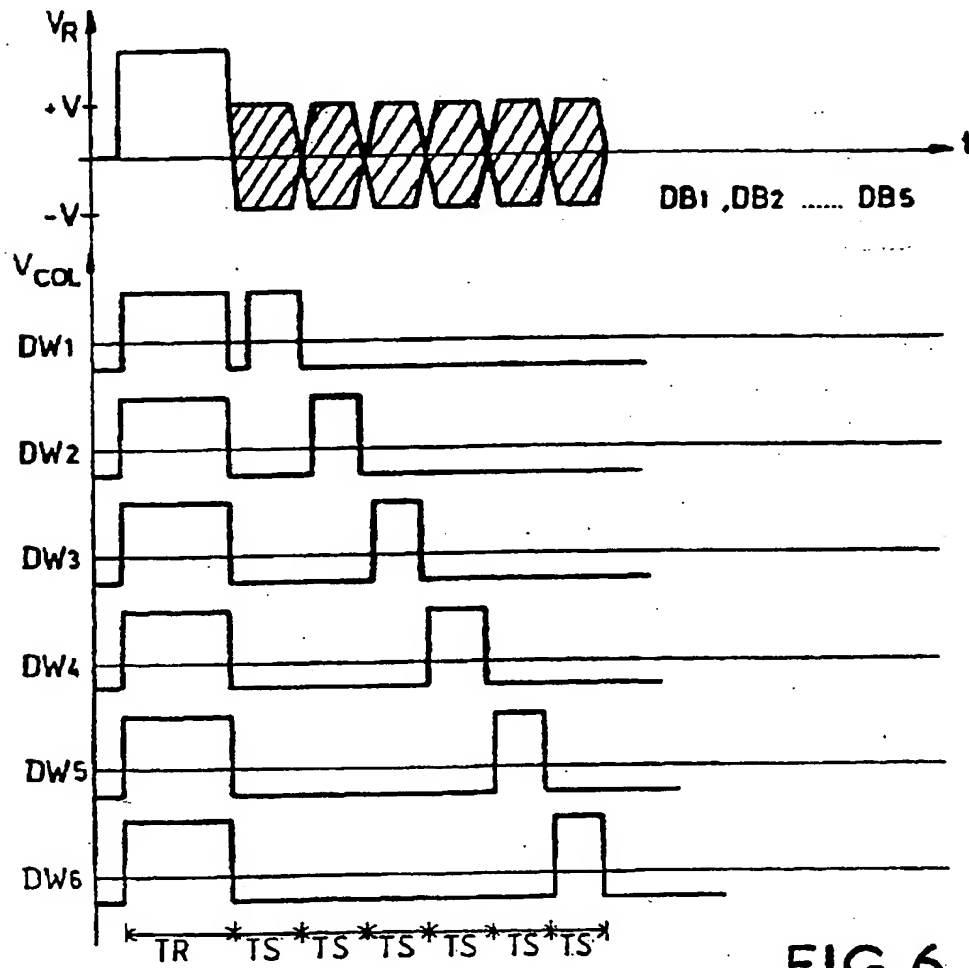


FIG. 6

【图 8】

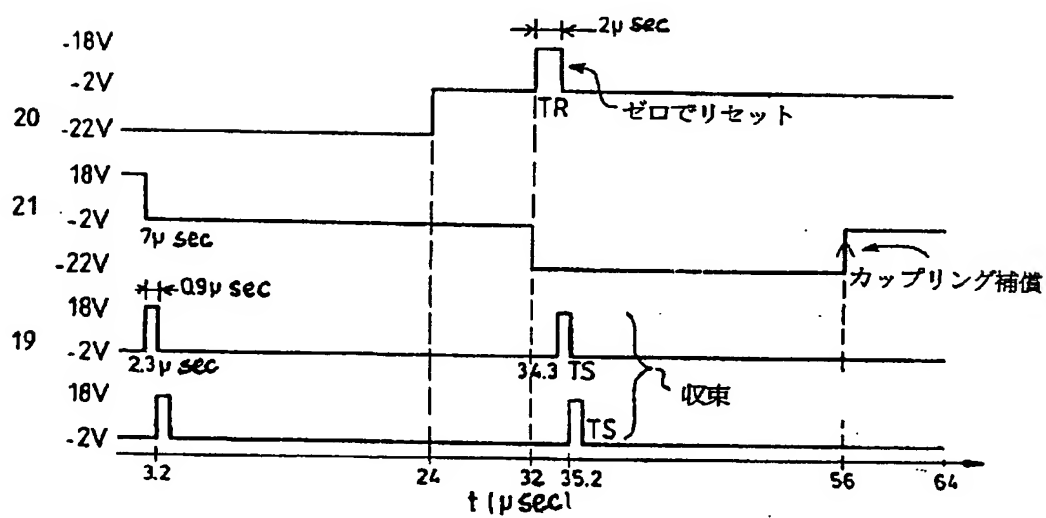


FIG. 8

【図 9】

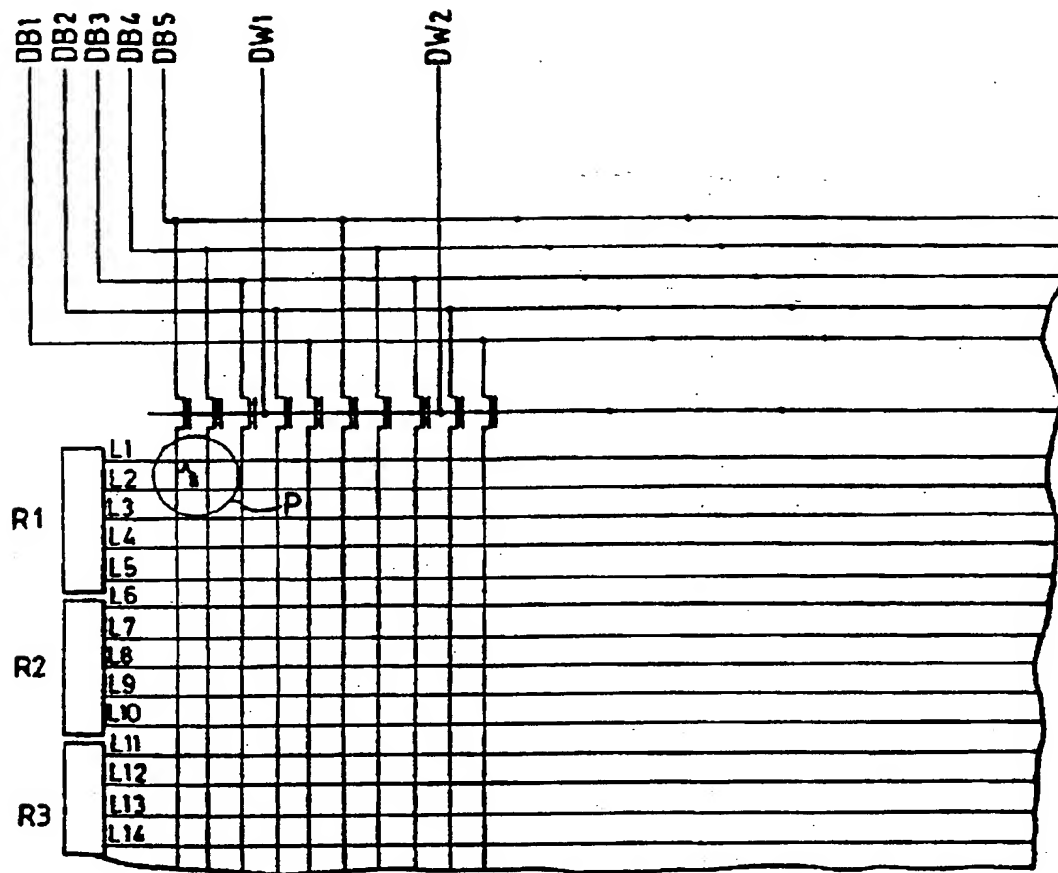


FIG.9

【国際調査報告】

INTERNATIONAL SEARCH REPORT

In. ational Application No PCT/FR 97/00039		
A. CLASSIFICATION OF SUBJECT MATTER IPC 6 G09G3/36		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 6 G09G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 94 16428 A (YUEN FOONG YU H.K. CO. LTD.) 21 July 1994 cited in the application voir Abrégé see page 5, line 36 - page 7, line 28; figures 2-5 see page 9, line 23 - page 11, line 18 see page 13, line 11 - line 17 ---	1,8
A	EP 0 678 849 A (SONY CO.) 25 October 1995 voir Abrégé see column 4, line 22 - column 6, line 50; figures 1,2 ---	1
X,P	EP 0 737 957 A (SONY CO.) 16 October 1996 voir Abrégé see column 6, line 9 - column 8, line 11; figures 1-3 -----	1
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search 26 March 1997		Date of mailing of the international search report 10. 04. 97
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patenzlaan 2 NL - 2280 HV Rijswijk Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl Fax: (+ 31-70) 340-3016		Authorized officer Corsi, F

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 97/00839

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 9416428 A	21-07-94	US 5510807 A	23-04-96
		AU 672082 B	19-09-96
		AU 5712994 A	15-08-94
		BR 9406255 A	09-01-96
		CA 2150454 A	21-07-94
		CN 1116454 A	07-02-96
		EP 0678210 A	25-10-95
		JP 7104703 A	21-04-95
EP 678849 A	25-10-95	JP 7295521 A	10-11-95
EP 737957 A	16-10-96	JP 8286639 A	01-11-96

フロントページの続き

(72)発明者 ルブラン, ユゲ
フランス国, 38500 クブレヴィ, リュ・
ブレヴェル 100番